

GigaDevice Semiconductor Inc.

从 GD32F4xx 系列移植到 GD32F5xx 系列

应用笔记

AN194

1.0 版本

(2024 年 4 月)

目录

目录	2
图索引	3
表索引	4
1. 前言	5
2. 引脚兼容性.....	6
3. 内部资源兼容性	7
4. 程序移植	9
4.1. 直接替换使用	9
4.2. 换库使用	11
5. 外设差异性.....	15
5.1. FMC	15
5.2. 系统安全	16
5.3. Enhanced Safety.....	18
5.4. TIMER	18
5.5. CAN	18
5.6. I2C.....	19
6. 版本历史	20

图索引

图 4-1. Device 配置.....	9
图 4-2. C/C++选项卡	10
图 4-3. 修改最高主频.....	10
图 4-4. Flash 页擦除函数.....	11
图 4-5. 固件底层替换.....	11
图 4-6. 替换 IDE 中的文件	12
图 4-7. 修改 Device 型号.....	13
图 4-8. 修改 C/C++选项卡	13
图 4-9. 替换对应的头文件.....	14
图 4-10. 修改主频	14
图 5-1. 安全启动流程图	17
图 5-2. 复合 PWM 输出	18

表索引

表 3-1. GD32F470IK 和 GD32F527IS 系列内部资源对比总览	7
表 4-1. IDE 对 GD32F5xx 支持情况	9
表 6-1. 版本历史	20

1. 前言

对于使用 GD32 系列微控制器进行产品开发的设计人员来说，因产品需要，往往需要将一种微控制器替换成另一种微控制器。为了更快地推出新产品，设计人员经常要将应用程序移植到新的微控制器。

本应用笔记旨在帮助您快速将应用程序从 GD32F4xx 系列微控制器移植到 GD32F5xx 系列微控制器。

GD32F5xx 系列是 GD 的 2024 年新推出的 Cortex®-M33 系列产品，GD32F4xx 系列是 GD 的 Cortex®-M4 系列产品，这两个系列的兼容度很高。使用过程中如果从 GD32F4 系列移植到 GD32F5xx 系列的需求，本文档专门针对既有的 GD32F4xx 系列代码如何移植到 GD32F5xx 系列做一个详细的介绍。

为了更好的利用本应用笔记中的信息，您需要对 GD32 系列微控制器有比较深刻的了解。您可在兆易创新资料网站：<https://www.gd32mcu.com/>或网盘：<https://pan.baidu.com/s/1mhQsNpu> 下载 GD32 各系列微控制器资料，如 Datasheet、用户手册、官方例程及各种开发工具等。

2. 引脚兼容性

GD32F5xx 系列的封装类型目前有：LQFP64、LQFP100、LQFP144、LQFP176、BGA208。

GD32F4xx 系列的封装类型有：LQFP64、LQFP100、LQFP144、BGA100、BGA176。

GD32F5xx 的引脚封装功能可以完全覆盖 GD32F4xx 系列的产品引脚功能。

3. 内部资源兼容性

下表给出了 GD32F4xx 与 GD32F5xx 的资源对比总览

(以 GD32F470IK 和 GD32F527IS 对比为例):

表 3-1. GD32F470IK 和 GD32F527IS 系列内部资源对比总览

片内资源	GD32F470IK	GD32F527IS	兼容性说明
主频	240MHz	200MHz	\
内核	M4 内核	M33 内核	兼容、增强
Flash	3M	6M	兼容、增强
Code	1M	2M	兼容、增强
RAM	256K	512K	兼容、增强
GPTM	8+2	8+2	兼容
Advanced TM	2	2	兼容、增强
Basic TM	2	2	兼容
Systick	1	1	兼容
Watch dog	2	2	兼容
RTC	1	1	兼容
USART	4	4	兼容
UART	4	4	兼容
I2C	3	6	兼容、新增
SPI/IIS	6/2	6/2	兼容
SDIO	1	1	兼容
CAN	2	2*CAN FD	兼容、增强
USB	FS+HS	FS+HS	兼容
ENET	1	1	兼容
TLI	1	1	兼容
DCI	1	1	兼容
SAI	\	1	新增
EXMC/SDRAM	1/1	1/1	兼容
IAP	\	1	新增
CAU	\	1	新增
HAU	\	1	新增
TRNG	\	1	新增

从 GD32F4xx 系列移植到 GD32F5xx 系列

片内资源	GD32F470IK	GD32F527IS	兼容性说明
PKCAU	\	1	新增
ADC(CH)	3(24)	3(24)	兼容
DAC	2	2	兼容
GPIO	140	140	兼容

4. 程序移植

由上节可看出，GD32F5xx 和 GD32F4xx 在基本的功能上可以都兼容，主要功能差异性在于 GD32F5xx 新加入部分外设的功能，以及部分功能的增强。

注意:GD32F5xx 为 Cortex®-M33 内核架构,开发时需要使用 Keil5.25 以上版本(V6 编译器)、IAR 8.1 及以上版本。

表 4-1. IDE 对 GD32F5xx 支持情况

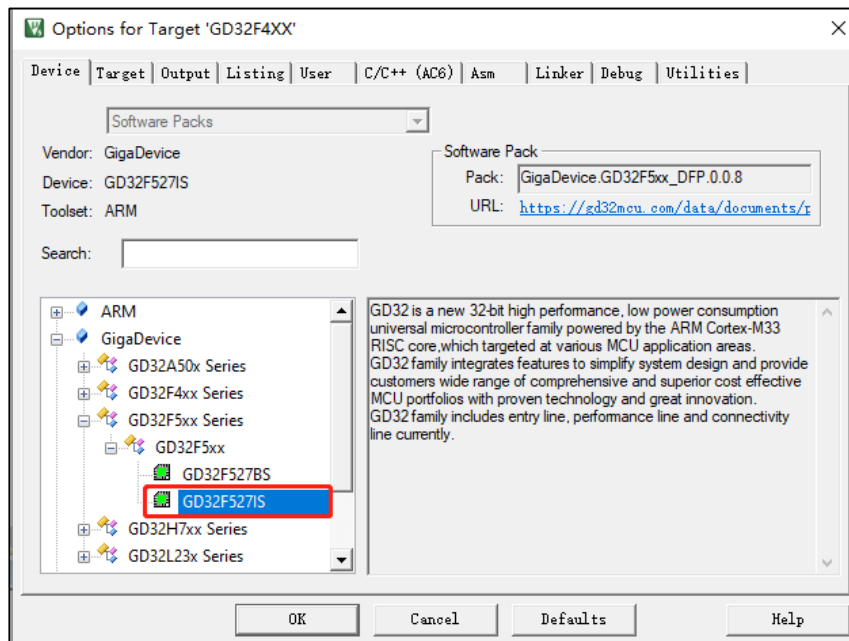
芯片系列	GD32F4xx	GD32F5xx
Keil	Keil4、Keil5	Keil 5.25 及以上版本
IAR	IAR 6.3 及以上版本	IAR 8.1 及以上版本

4.1. 直接替换使用

如果不添加功能使用（原库中不涉及 Flash 操作），可以继续使用 GD32F4xx 的固件库进行修改开发。为了下载可以调用 GD32F5xx 的下载算法文件进行仿真下载&增大工程 FLASH 文件的大小配置：

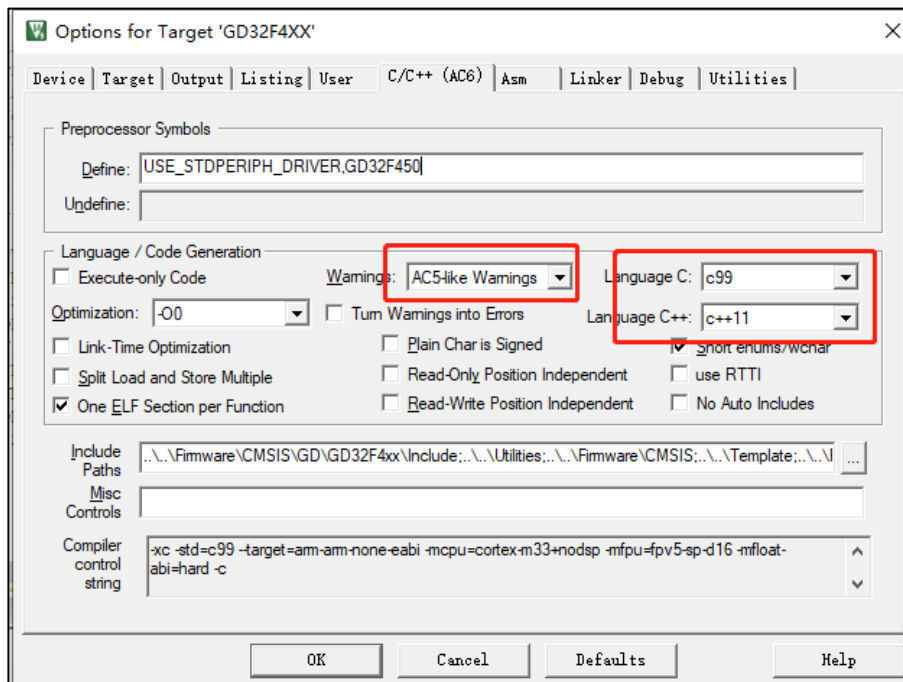
- 打开魔术棒，将 Device 换成 GD32F5xx 对应的型号；

图 4-1. Device 配置



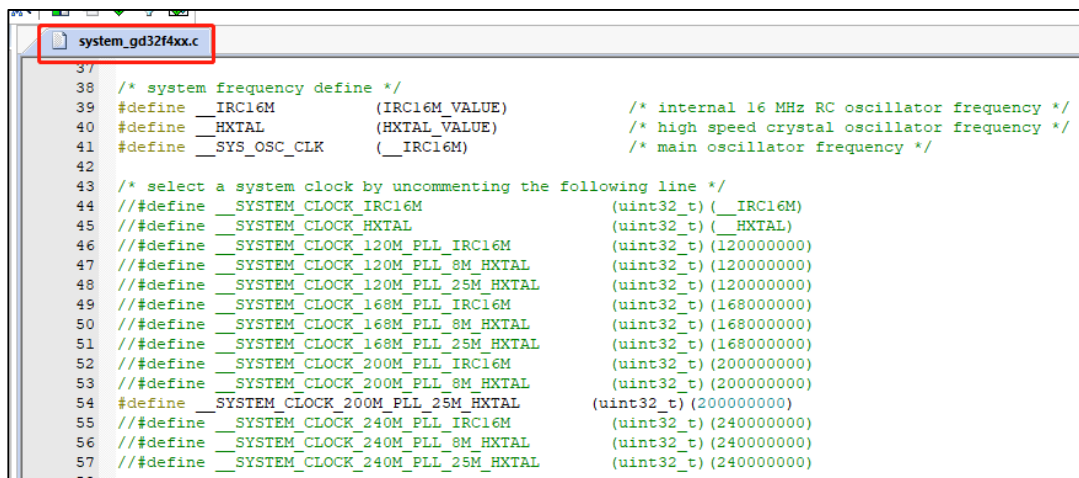
- 在 C/C++选项卡上，修改：C99 版本、C++11 版本，以及修改 AC5-like Warnings；

图 4-2. C/C++选项卡



- 最高主频支持 200M，以及程序中 timer 等时钟的配置，即可编译仿真运行；

图 4-3. 修改最高主频



- 如有使用 Flash 操作：修改程序中 Flash 擦除为页擦除。

图 4-4. Flash 页擦除函数

```

/*!
\brief      FMC erase page
\param[in]  page_addr: the page address to be erased.
\param[out] none
\retval    state of FMC
\arg       FMC_READY: the operation has been completed
\arg       FMC_BUSY: the operation is in progress
\arg       FMC_RDERR: read D-bus protection error
\arg       FMC_PGSERR: program sequence error
\arg       FMC_PGMERR: program size not match error
\arg       FMC_WPERR: erase/program protection error
\arg       FMC_OPERR: operation error
\arg       FMC_TOERR: timeout error
*/
fmc_state_enum fmc_page_erase(uint32_t page_addr)
{
    fmc_state_enum fmc_state = FMC_READY;

    /* wait for the FMC ready */
    fmc_state = fmc_ready_wait(FMC_TIMEOUT_COUNT);

    if(FMC_READY == fmc_state) {
        /* unlock page erase operation */
        FMC_PEKEY = UNLOCK_PE_KEY;

        /* start page erase */
        FMC_PECFG = FMC_PE_EN | page_addr;
        FMC_CTL &= ~FMC_CTL_SN;
        FMC_CTL |= FMC_CTL_SER;
        FMC_CTL |= FMC_CTL_START;
    }
}
    
```

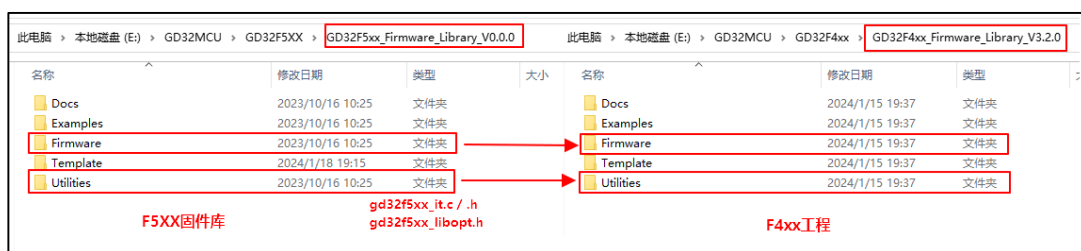
4.2. 换库使用

为了更好的发挥 GD32F5xx 的功能应用，以及程序中增加新的功能，需要将底层的驱动库进行替换。由于 GD32 各个兼容系列底层驱动函数 API 基本相同，可以直接从官网（<http://www.gd32mcu.com/cn/download?kw=>）下载最新的 GD32F5xx 固件库，直接替换到原有的 GD32F4xx 的工程目录下。如下图所示，将 GD32F5xx 固件库 Firmware 文件夹的所有内容，替换到目标工程目录下。

同时将 gd32f5xx_it.c/.h 文件添加原本 GD32F4xx 工程的中断服务函数、gd32f5xx_libopt.h（头文件包含文件）进行替换。

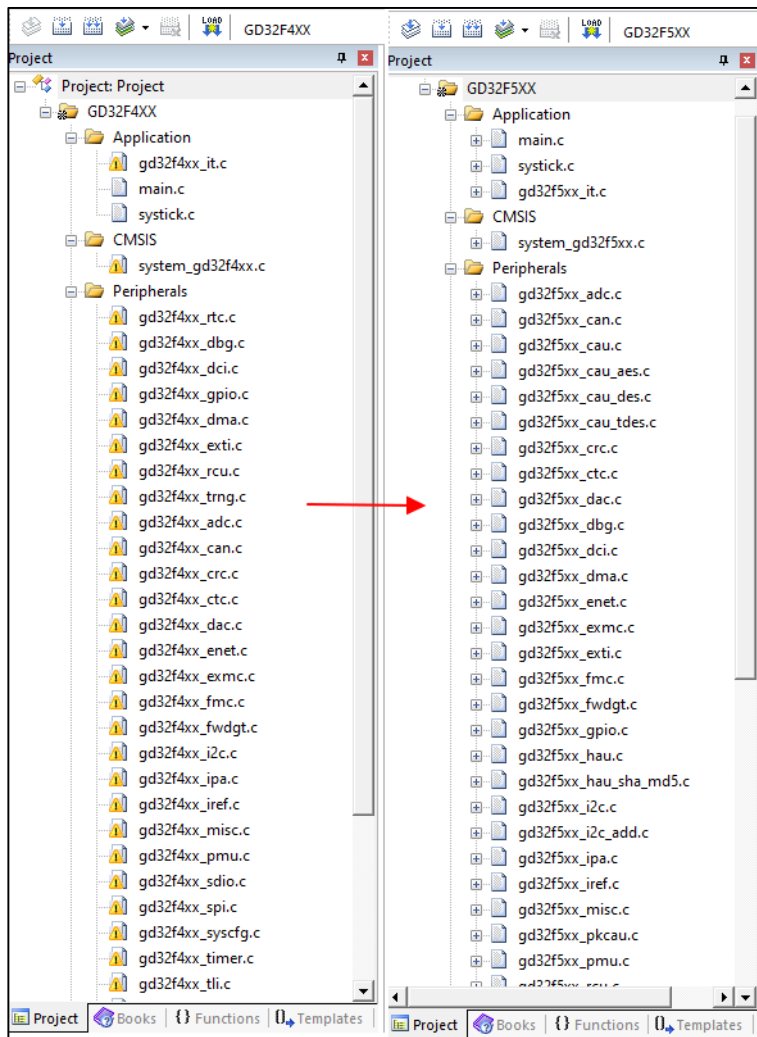
注意： 芯片主频、向量表偏移、以及一些宏的差异。

图 4-5. 固件底层替换



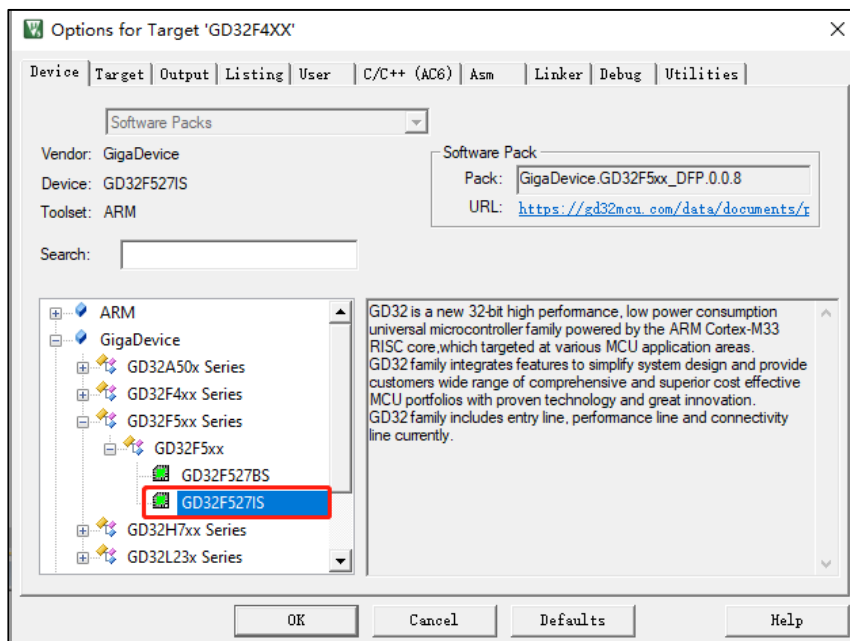
替换后重新打开工程，删除对应的警告文件，在刚替换的固件库下添加新的 GD32F5xx 底层固件内容。包括：时钟初始化.c、固件内容.c、启动文件.s、中断服务函数.c 等。

图 4-6. 替换 IDE 中的文件



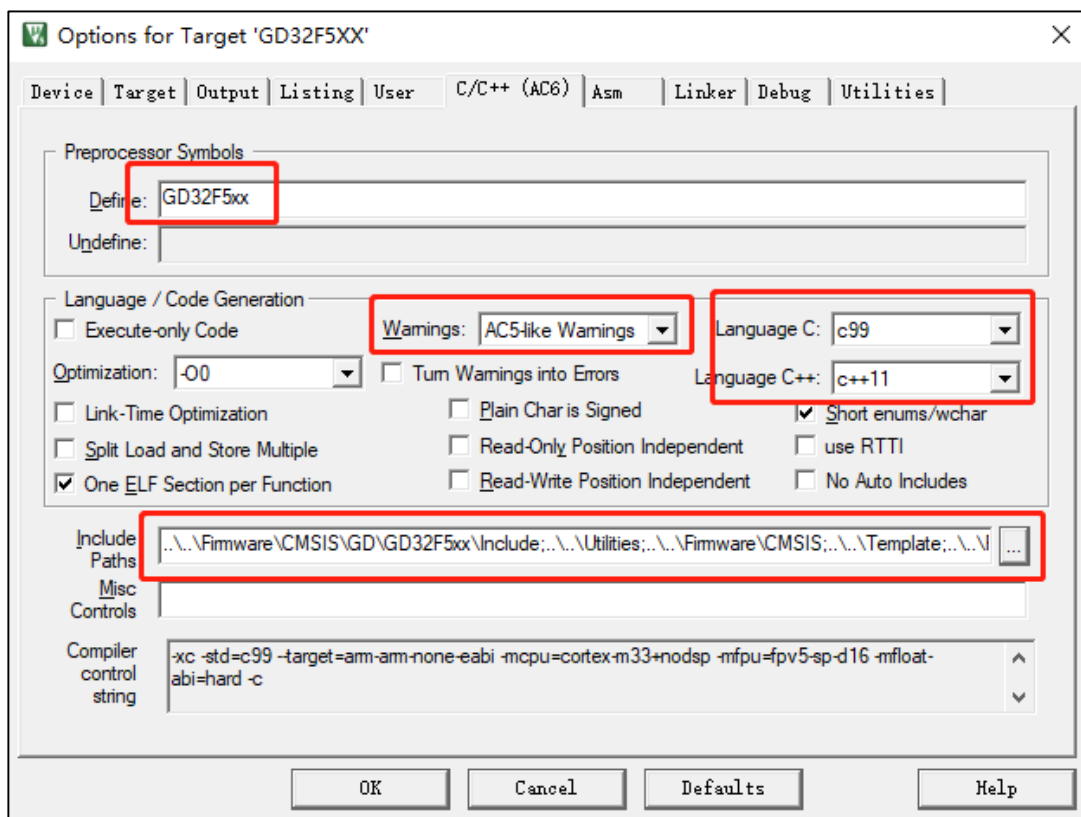
打开魔术棒，将 Device 换成 GD32F5xx 对应的型号。

图 4-7. 修改 Device 型号



在 C/C++选项卡上，修改对应的宏，重新添加对应的头文件路径。修改：C99 版本、C++11 版本，以及修改 AC5-like Warnings。

图 4-8. 修改 C/C++选项卡



最后搜索工程里面的 GD32F4xx 的头文件包含名，全部修改为成 GD32F5xx 的头文件。在 system_gd32f5xx.c 代码下，调整对应的主频。即可以正常的编译通过，后续可以进行下载调

试。

若发现某些宏找不到，可能 GD32F5xx 的命名或使用不同，找到对应的宏或者类似应用宏修改即可。

图 4-9. 替换对应的头文件

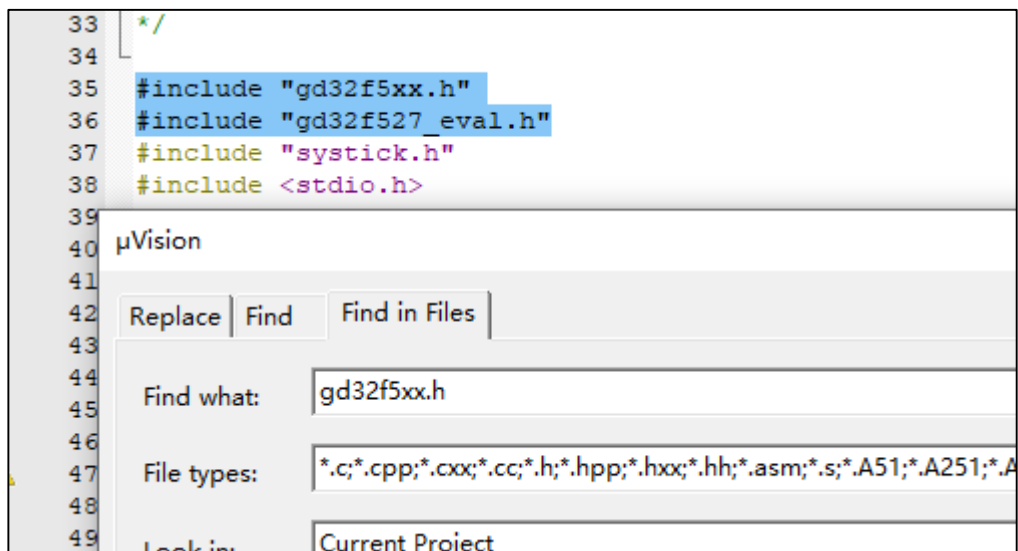
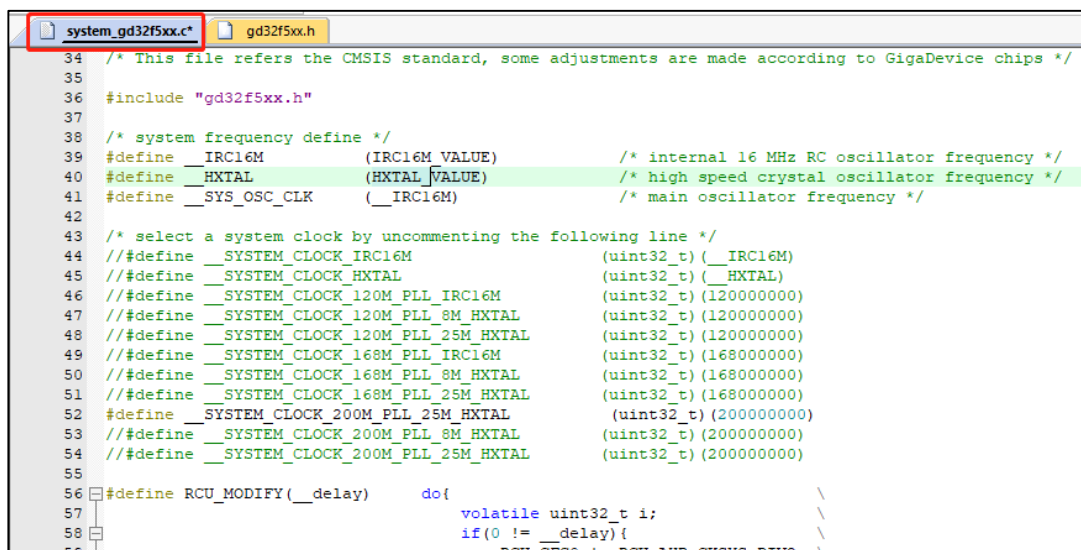


图 4-10. 修改主频



5. 外设差异性

GD32F5xx 与 GD32F4xx 在外设上大部分都是兼容的，但 GD32F5xx 作为更高级的 MCU，较 GD32F4xx 在功能安全上增加了很多的新功能。

以下列举出 GD32F5xx 在外设功能上新增的内容。

5.1. FMC

GD32F5xx 相对 GD32F4xx 在 FMC 上存在较大的区别，其核心为扩大和新增了功能：

- TCMSRAM: 64KB;
- SRAM ECC: 512KB~1MB;
- CodeFlash ECC: 1MB~2MB;
- DFlash ECC: Up to 5.5MB;

对于主存储闪存容量不多于 7680KB 的 GD32F5xx，最多包含 8 个 16KB 的扇区、2 个 64KB 的扇区、30 个 128KB 的扇区、14 个 256KB 的扇区。主存储闪存的每个扇区都可以单独擦除。闪存结构分为 4MB 双块、2MB 双块、1MB 单块、512KB 单块结构，每种结构均有 Bank1 拓展闪存（Bank1_Ex）。

注意：Bank1_Ex 的拓展闪存地址始终从 0x08400000 开始。对于小容量 GD32F5xx 会有 Bank1_Ex 地址不连续情况。

- ECC 支持单个位错误纠正和双位错误检测；
- 新增支持 64 位双字编程；
- 提供 64 字节 OTP0 块用于存储用户数据，新增 128KB 的 OTP1 和 128B 的 OTP2；

OTP1 区域可用于安全启动程序，配合 OTP2 中存放的密钥，执行跳转到 APP 代码中。

- 一次性可编程非易失性 EFUSE 存储单元，所有位不能从 1 回滚到 0；

EFUSE 可配合 OTP1&OTP2 执行固定地址的安全启动。

- Code 区加载；

FMC_CTL 寄存器 BIT29 NWLDE 支持修改：系统复位后开启和关闭零等待区加载。（仅电源复位后恢复复位值。）

- 选项字节。

新增 USER BIT1 ECCEN 使能 or 失能 ECC。

新增 WP0 BIT 5 NWA 选择 0 等待区域。可选择 Bank0 or Bank1 为 0 等待 code 区域。（该位仅电源复位后生效，且仅 4MB 双块系列有效。）

5.2. 系统安全

GD32F5xx 在安全等级上有所加强:

- 多级代码、数据保护 (OTP0/1/2);

OTP1 128KB, 用户可信根代码区。Block 读/写 Lock, 可信根代码被 CPU 读取和执行跳转后, 锁定不可被 APP 读或执行该区域。

OTP2 512 Byte, 密钥保护区, 区域读/写 Lock, 部分数据可信代码执行完执行后 Lock, App 不可读, 部分数据支持可被 App 读。

- 用户安全存储;

读保护: 无/Low Level/ High Level。

写擦保护: 选项字节配置 Sector 擦写保护。

内核自带 MPU User/Priv 模式实现对资源访问控制。

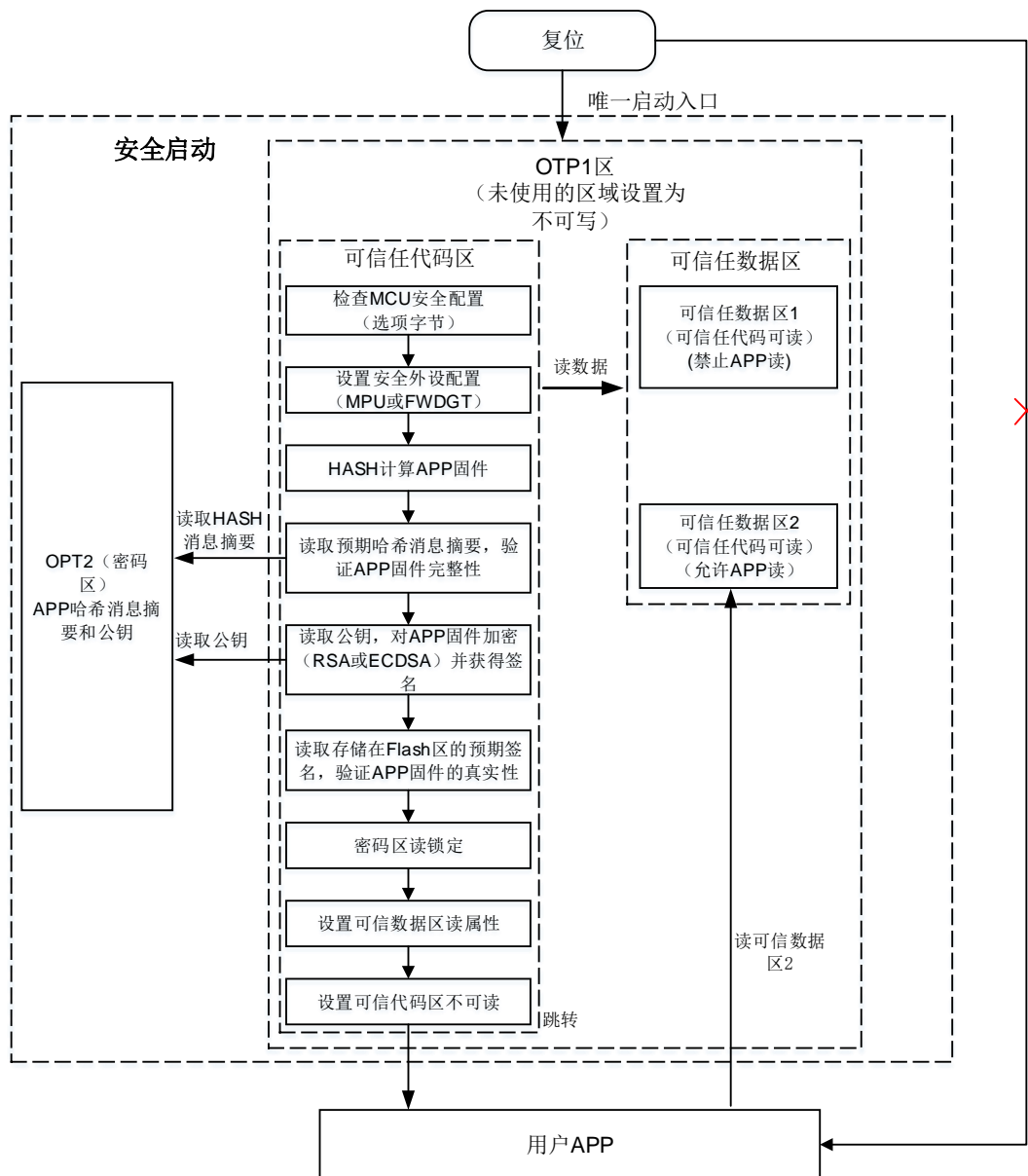
- 启动保护;

唯一入口保护, EFUSE 配置, Flash/OTP1 可信根代码区启动。

OTP1 安全可信根代码区, 检验系统配置正确性, 并对后续 App 完整性及合法性校验。(SHA1/224/256, ECC640, RSA3136) Hash 摘要信息、共享密钥 OTP2 区, APP 固件签名每次更新后存入 Flash。

安全 Boot 会在 MCU 复位时先于用户 APP 固件执行, 它提供了初始阶段的安全功能。用户可在 OTP1 区存入用户级的安全 Boot, 然后设定 OTP1 区为 MCU 唯一启动入口。那么 MCU 每次复位后, 都必须从安全 Boot 启动。

图 5-1. 安全启动流程图



■ 安全调试;

SPC 设置安全等级，Code 区只可被执行，无法通过调试口访问代码。但仍可通过调试器访问寄存器。

EFUSE BIT 永久关断 Debug 口。

■ 安全升级;

OTA: A bank 执行，B bank 升级写入，B bank 进行验证成功后 Swap。固件版本验证，防回滚。

■ 硬件加密算法&随机数;

支持 SHA-1, SHA-224, SHA256。

支持 AES128, 256。

支持 TRNG-满足 NIST sp800-22

■ UID: 每颗芯片独立 UID。

5.3. Enhanced Safety

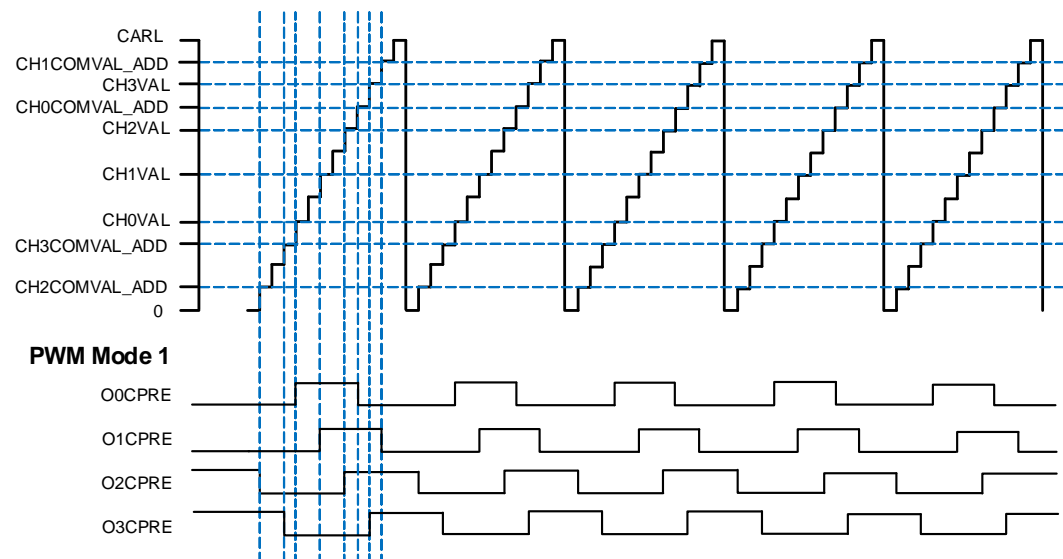
支持 IEC61508 SIL2;

支持 Flash/SRAM ECC。

5.4. TIMER

GD32F5xx 在高级 TIMER 上新增了复合 PWM 模式，增加两个比较点，适合变频移相改占空比。新增为 4 对互补输出，增强了控制的灵活性。

图 5-2. 复合 PWM 输出



5.5. CAN

GD32F4xx 系列产品带 CAN2.0 功能，GD32F5xx 带 2*CAN-FD 功能，兼容 CAN2.0 功能。CAN-FD 帧通信波特率最大为 6Mbit/s，支持传输延迟补偿机制，具体功能以及寄存器设置，请用户参考 GD32F5xx 用户手册。

5.6. I2C

GD32F5xx 新增了 I2C3、I2C4、I2C5，基础的特征与 I2C0、I2C1、I2C2 一样外，还具有如下的特征：支持多个 7 位从机地址，可编程的建立时间和保持时间，兼容 SMBus 3.0 和 PMBus 1.3，可选择的 PEC（报文错误校验）生产和校验；地址匹配时，可由睡眠模式，深度睡眠模式唤醒；独立于 PCLK 的时钟。

6. 版本历史

表 6-1. 版本历史

版本号.	说明	日期
1.0	首次发布	2024 年 4 月 10 号

Important Notice

This document is the property of GigaDevice Semiconductor Inc. and its subsidiaries (the "Company"). This document, including any product of the Company described in this document (the "Product"), is owned by the Company under the intellectual property laws and treaties of the People's Republic of China and other jurisdictions worldwide. The Company reserves all rights under such laws and treaties and does not grant any license under its patents, copyrights, trademarks, or other intellectual property rights. The names and brands of third party referred thereto (if any) are the property of their respective owner and referred to for identification purposes only.

The Company makes no warranty of any kind, express or implied, with regard to this document or any Product, including, but not limited to, the implied warranties of merchantability and fitness for a particular purpose. The Company does not assume any liability arising out of the application or use of any Product described in this document. Any information provided in this document is provided only for reference purposes. It is the responsibility of the user of this document to properly design, program, and test the functionality and safety of any application made of this information and any resulting product. Except for customized products which has been expressly identified in the applicable agreement, the Products are designed, developed, and/or manufactured for ordinary business, industrial, personal, and/or household applications only. The Products are not designed, intended, or authorized for use as components in systems designed or intended for the operation of weapons, weapons systems, nuclear installations, atomic energy control instruments, combustion control instruments, airplane or spaceship instruments, transportation instruments, traffic signal instruments, life-support devices or systems, other medical devices or systems (including resuscitation equipment and surgical implants), pollution control or hazardous substances management, or other uses where the failure of the device or Product could cause personal injury, death, property or environmental damage ("Unintended Uses"). Customers shall take any and all actions to ensure using and selling the Products in accordance with the applicable laws and regulations. The Company is not liable, in whole or in part, and customers shall and hereby do release the Company as well as its suppliers and/or distributors from any claim, damage, or other liability arising from or related to all Unintended Uses of the Products. Customers shall indemnify and hold the Company as well as its suppliers and/or distributors harmless from and against all claims, costs, damages, and other liabilities, including claims for personal injury or death, arising from or related to any Unintended Uses of the Products.

Information in this document is provided solely in connection with the Products. The Company reserves the right to make changes, corrections, modifications or improvements to this document and Products and services described herein at any time, without notice.